

5相ステッピングモータードライバコントロールIC

SI-7510アプリケーションノート(Ver.2)

〔目次〕

1. はじめに	2 頁
2. 特徴	2 頁
3. 製品仕様	
3-1 絶対最大定格	3 頁
3-2 推奨動作条件	3 頁
3-3 電気的特性	3 頁
4. 限定格図	4 頁
5. 入力ロジック真理値表	4 頁
6. 内部ブロック図	5 頁
7. ピン配列、機能表	5 頁
8. 標準外付け回路図(推奨定数)	6 頁
9. 入出力タイミングチャート及びモーターコイル励磁シーケンス	
9-1 出力タイミングチャート	7 頁
9-2 モーターコイル励磁シーケンス	8 頁
10. 外形寸法図、捺印	
10-1 外形図	9 頁
10-2 捺印	9 頁
11. 設定電流の計算	
11-1 設定電流の計算	10 頁
11-2 パワーダウン方法	10 頁
12. チョッピング動作	
12-1 チョッピング OFF 時間	11 頁
12-2 ブランキング時間	11 頁
12-3 チョッピング ON 時間	11 頁
13. 出力素子(パワーMOS FET)の損失計算方法	
13-1 損失計算に必要なパラメータ	12 頁
13-2 ハイサイド側 Nch MOS FET の損失	12 頁
13-3 ロウサイド側 Nch MOS FET の損失	12 頁
13-4 SLA5073, SLA5074 を使用した場合の損失と放熱板の検討	13 頁

1. はじめに

本製品は、5相ステッピングモーター新ペンタゴン駆動専用のコントロールICです。励磁シーケンス回路を内蔵しているため外部から Clock(CL)を入力することでモーターを駆動できます。

出力段には、Nch パワーMOS FET アレイを使用し、SI-7510+MOS アレイ×2の3パッケージでドライバを構成します。

※本製品で使用しています駆動方式は、オリエンタルモーター(株)殿の所有する特許があります。このため、モーター選定には十分注意をしてご使用下さい。

2. SI-7510 の特徴

【1】 主電源 $V_{cc1}=10\sim 42V$ 対応

【2】 コントロール電源電圧 $V_{cc2}=3\sim 5.5V$ 対応

【3】 正転(CW)/逆転(CCW)切替え機能

【4】 4相励磁(Full)/4-5相励磁(Half)切替え機能

【5】 Enable/Disable 切替え機能

Disable 時において内部カウンタは働いているので Clock を入力するとシーケンスは進みます。

【6】 ハイサイドドライブ用チャージポンプ回路内蔵

本製品は、出力段の構成に全て Nch MOS FET を使用します。
このため、ハイサイドドライブ用としてチャージポンプ回路を内蔵しています。

【7】 外付け R_t/C_t による自励方式の定電流制御を採用。

【8】 最大出力電流は、ペアで使用する MOS FET アレイの定格で決まります。

出力電流	推奨 MOS FET
$I_o=6A$	SLA5073+SLA5074
$I_o=7A$	SLA5068+SLA5065

3. 製品仕様

3-1 絶対最大定格

項目	記号	規格	単位
主電源電圧	Vcc1	4.4	V
Logic 電源電圧	Vcc2	7	V
Logic 入力電圧	VIN	-0.3 ~ Vcc2	V
REF 入力電圧	VREF	-0.3 ~ Vcc2	V
Sense 入力電圧	Vsense	2	V
チャージポンプ出力電圧	VMC3	4.8	V
許容損失	PD	1.6	W
動作周囲温度	Ta	-10 ~ 80	°C
保存温度	Tstg	-20 ~ 150	°C
ジャンクション温度	Tj	150	°C

3-2 推奨動作条件

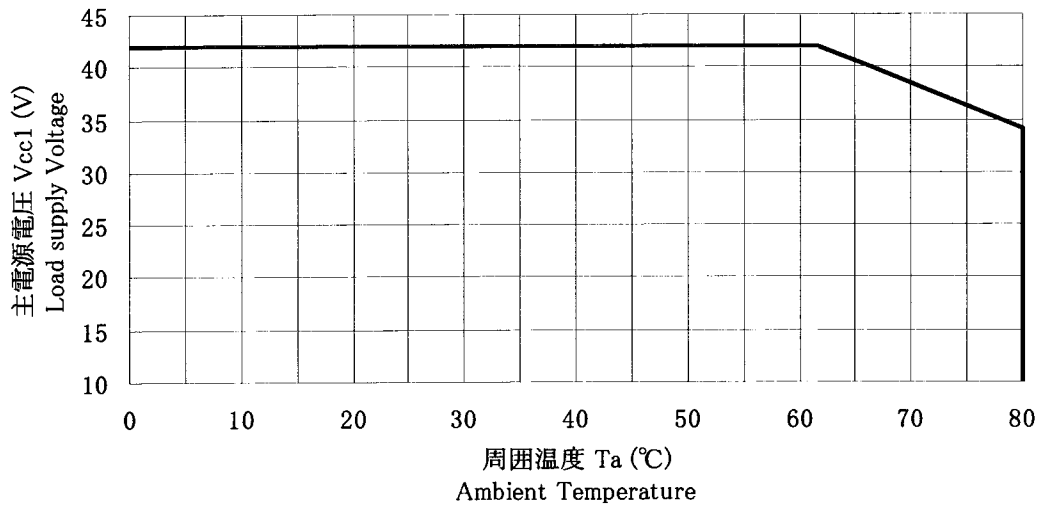
項目	記号	動作範囲	単位
主電源電圧	Vcc1	1.0 ~ 4.2(※)	V
Logic 電源電圧	Vcc2	3 ~ 5.5	V
REF 電圧	VREF	0.1 ~ 1	V

※Vcc1 を 35V 以上で使用する場合、Vcc1~VMC3 間に 5V のツェナー Di を挿入して下さい。

3-3 電気的特性

項目	記号	条件	規格			単位
			Min	Typ	Max	
主電源電流	Icc1				25	mA
Logic 電源電流	Icc2				10	mA
Logic 入力電圧	VIL	Vcc2=5V			1.25	V
	VIH	Vcc2=5V	3.75			V
Logic 入力電流	IIL	VIL=0V	-20		20	μA
	IIH	VIH=5.5V	-20		20	μA
ENA 入力電流	IENA	VENA=0V	-100		20	
REF 入力電流	IREF	IENA=0~5.5V	-20		20	μA
Sense 電圧	Vsense	VREF=1V		1		V
Sense 電流	Isense	Vsense=0V, 2V	-20		20	μA
Mo 出力電圧	VMOL	IMOL=1mA			1	V
	VMOH	IMOH=-1mA	4			V
RC 端子スレッシュ電圧	VRCL			0.5		V
	VRCH			1.5		V
RC 端子流出電流	IRC	VRC=0V		300		μA
チャージポンプ出力電圧	VMC3			Vcc1+9		V
ハイサイド出力電圧 (ゲート-ソース間)	VHGSL	ZDi 無し			1	V
	VHGSH			8.5		V
ローサイド出力電圧	VLGL				1	V
	VLGH			7.5		V
最大入力 Clock 周波数	fck		100			kHz
最小入力 CL 幅(on)	TCON		1			μs
パワーオンセット時間	TPW			1.5		μs
出力遅延時間	TIO			2		μs
CW/CCW,F/H 入力 データセットアップ時間	TICS	対 CL ↑	500			ns
CW/CCW,F/H 入力 データホールド時間	TICH		500			ns

4. 限定格図



5. 入力ロジック真理値表

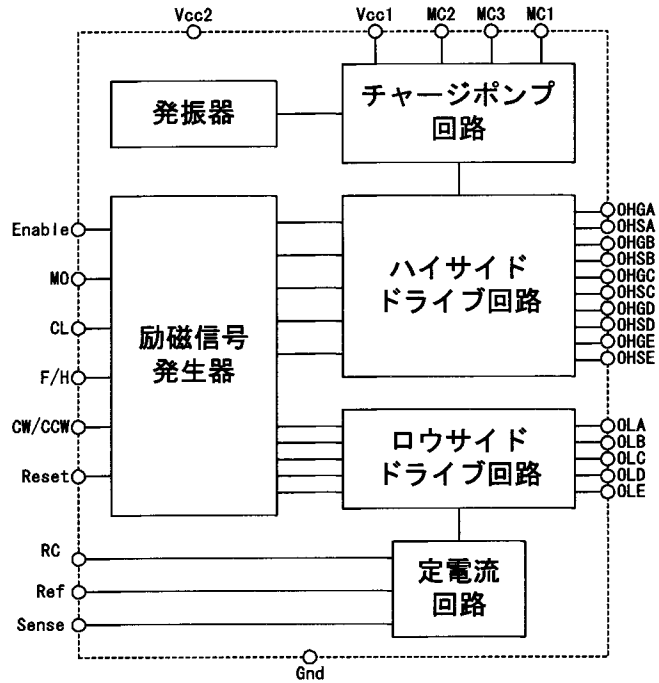
機能(Pin No.)	L	H
Clock		
Enable(5)	Disable ^{※1}	Enable
Full/Half(9)	Full	Half
CW/CCW(10)	CW	CCW
Reset(11)	Enable	Reset ^{※2}

※上記、各機能は CL 信号とは非同期に働きます。

※1 Disable 状態において、CL を入力すると内部カウンタが働き出力シーケンスが進みます。

※2 Reset 時(原点)に出力が ON する相は、ハイサイド : A 相, ロウサイド : C 相、D 相になります。

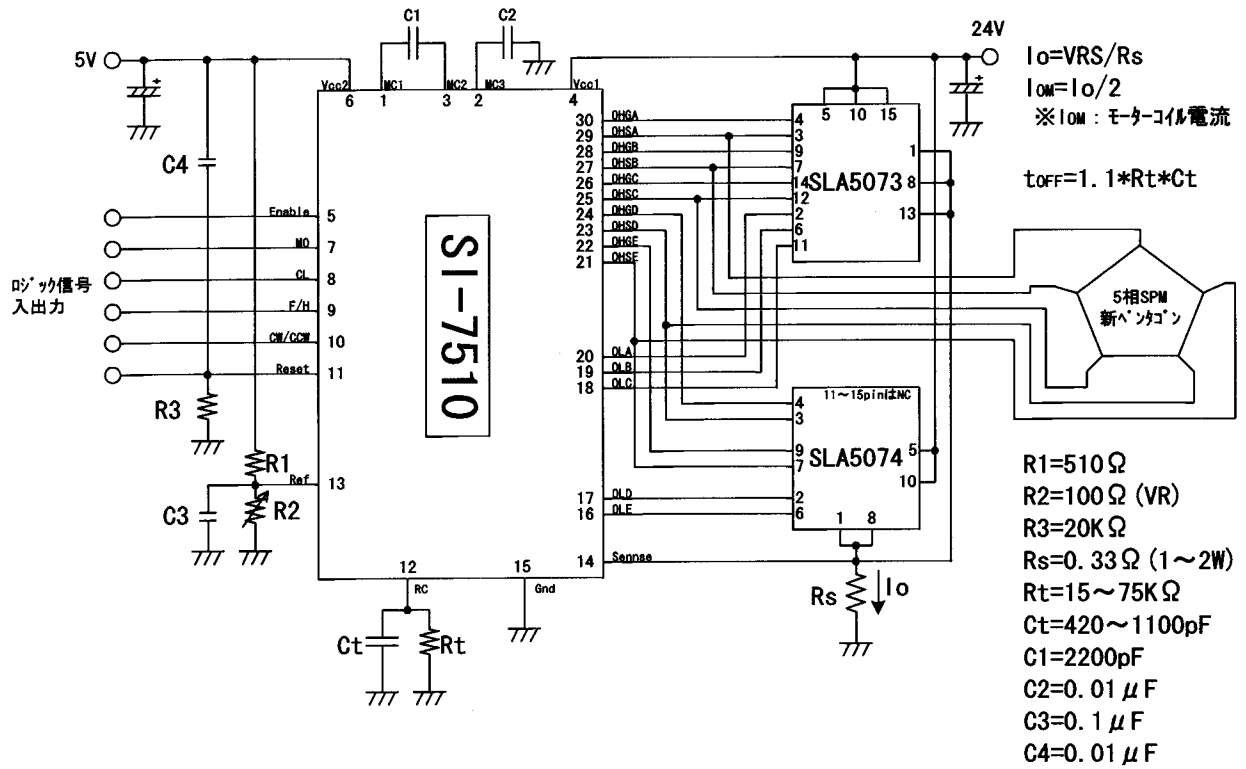
6. 内部ブロック図



7. ピン配列、機能表

Pin 番号	記号	機能
1	MC1	チャージポンプ用コンテンプ接続端子(対 MC2)
2	MC3	チャージポンプ用コンテンプ接続端子(対 Gnd)
3	MC2	チャージポンプ用コンテンプ接続端子(対 MC1)
4	Vcc1	主電源電圧入力
5	Enable	出力 OFF
6	Vcc2	Logic 電圧入力
7	MO	モーター位置検出用モーター
8	CL	クロック
9	F/H	4Φ, 4-5Φ切替
10	CW/CCW	正転, 逆転切替
11	Reset	リセット
12	RC	チャージポンプ OFF 時間設定用 RC 接続
13	Ref	モーター電流設定用基準電圧入力
14	Sense	モーター電流検出用
15	Gnd	Gnd
16	VOLE	ロウサイド MOS FET ゲート接続端子(E 相)
17	VOLD	ロウサイド MOS FET ゲート接続端子(D 相)
18	VOLC	ロウサイド MOS FET ゲート接続端子(C 相)
19	VOLB	ロウサイド MOS FET ゲート接続端子(B 相)
20	VOLA	ロウサイド MOS FET ゲート接続端子(A 相)
21	VOHSE	ハイサイド MOS FET ソース接続端子(E 相)
22	VOHGE	ハイサイド MOS FET ゲート接続端子(E 相)
23	VOHSD	ハイサイド MOS FET ソース接続端子(D 相)
24	VOHG	ハイサイド MOS FET ゲート接続端子(D 相)
25	VOHSC	ハイサイド MOS FET ソース接続端子(C 相)
26	VOHGC	ハイサイド MOS FET ゲート接続端子(C 相)
27	VOHSB	ハイサイド MOS FET ソース接続端子(B 相)
28	VOHGB	ハイサイド MOS FET ゲート接続端子(B 相)
29	VOHSA	ハイサイド MOS FET ソース接続端子(A 相)
30	VOHGA	ハイサイド MOS FET ゲート接続端子(A 相)

8. 標準外付け回路図(推奨定数)

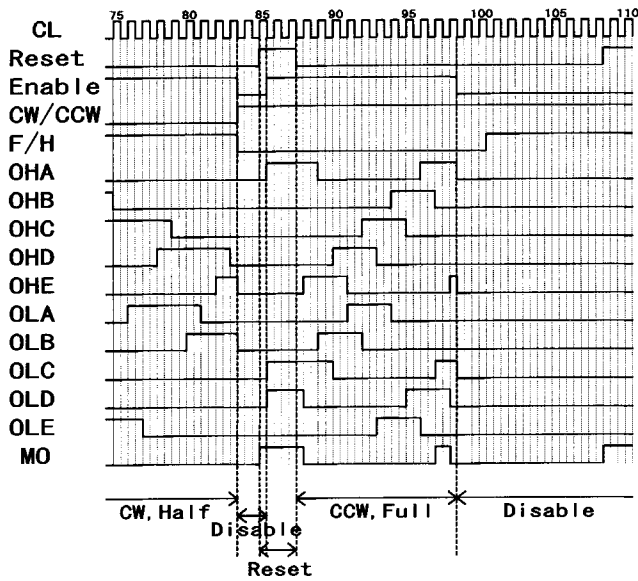
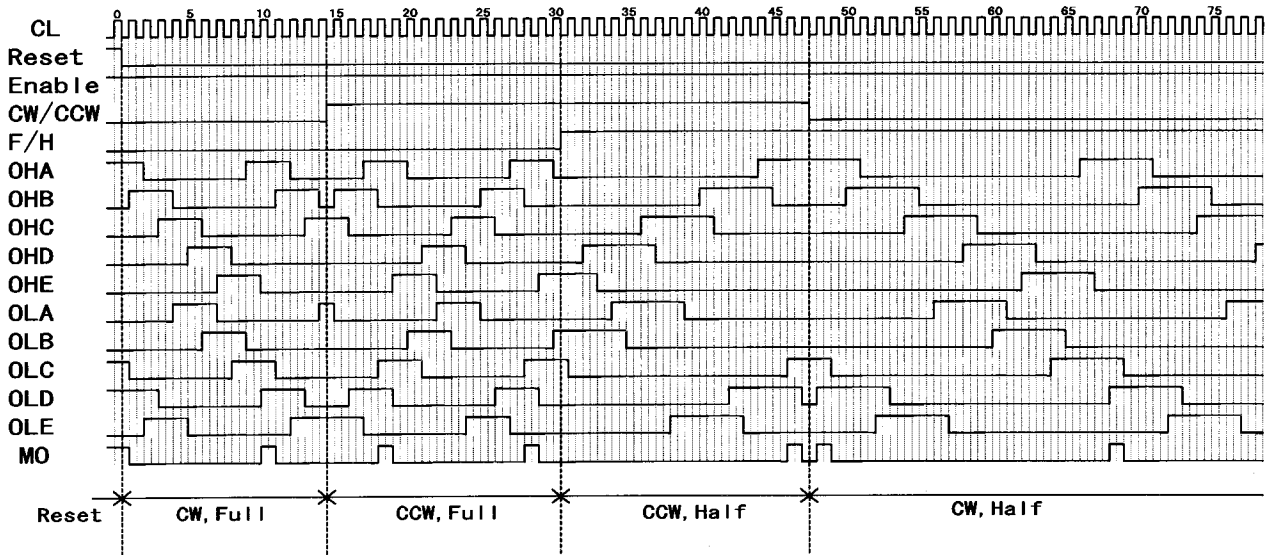


☆Vccラインのノイズに注意して下さい。

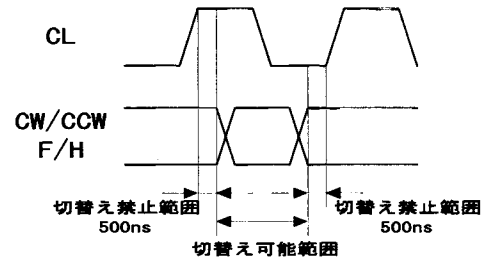
Vccラインのノイズが0.5V以上になると製品が誤動作する場合があります。

9. 入出力タイミングチャート及びモーターコイル励磁シーケンス

9-1 入出力タイミングチャート



* 各入力信号切替え条件



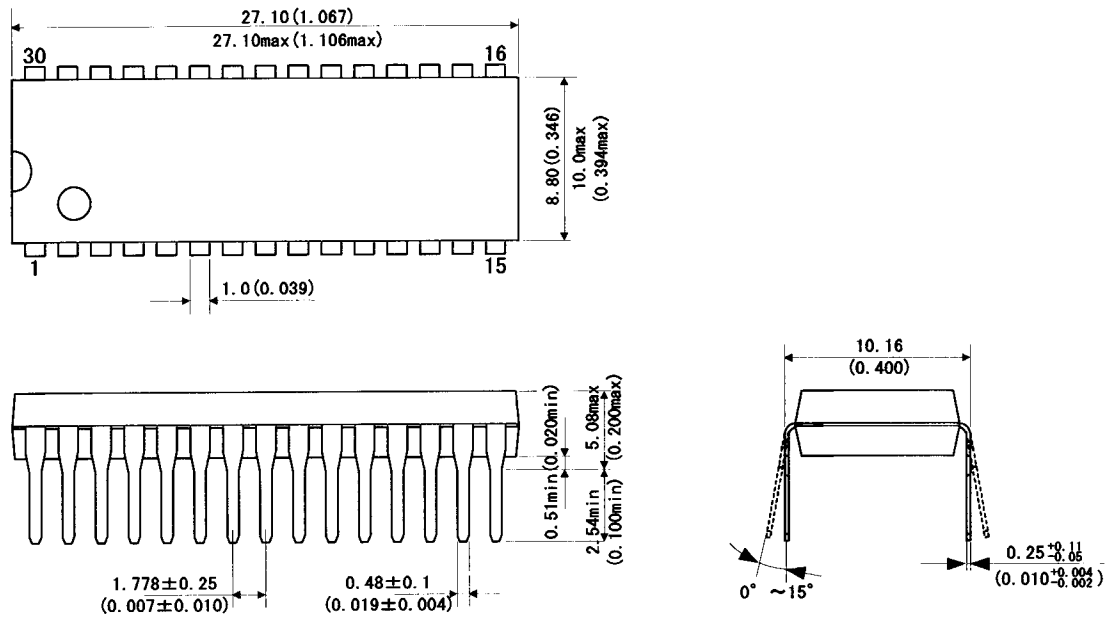
9-2 モーターコイル励磁シーケンス

励磁方式		<div style="display: flex; align-items: center; justify-content: center;"> ← CCW → CW </div>										
4相励磁 Full Step	0(原点)	1	2	3	4	5	6	7	8	9		
	4-5相励磁 Half Step	0(原点)	1	2	3	4	5	6	7	8	9	

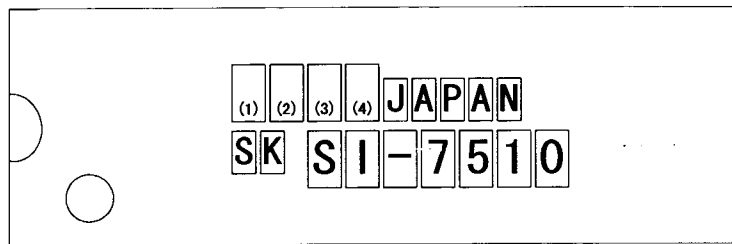
10. 外形寸法図、捺印

SI - 7510 は、Pin ピッチが 1.778mm の Dip タイプの IC です。

10-1 外観図



10-2 捺印



カラム	項目	仕様												
(1)	年コード	西暦下1桁												
(2)	月コード	月	1	2	3	4	5	6	7	8	9	10	11	12
		アット	1	2	3	4	5	6	7	8	9	O	N	D
(3)	管理コード	1~9, 0の数字												
(4)	管理コード	1~9, 0の数字												

○年, 月, はマーク捺印時で設定。

11. 設定電流の計算

11-1 設定電流の計算

図 11.1 は、Reset 時(励磁原点)におけるモーター電流経路を示しています。

本製品は、トータル電流制御を行っているため設定電流 I_o とモーターコイル電流 I_{OM} の関係は、以下のようになります。

$$I_o = 2 \times I_{OM}$$

又、検出電圧 V_{RS} と比較する基準電圧 V_{REF} のデバイダー比率は 1 : 1 になっていますので設定電流 I_o は、以下の式で表されます。

(図 9.2 参照)

$$I_o = V_{REF} / R_s$$

$$V_{REF} = V_{CC2} \times r_2 / (r_1 + r_2)$$

11-2 パワーダウン方法

モーターホールド時等にモータートルクをパワーダウンする場合、図 11.2 のように r_x と $Tr.$ の回路を追加します。

この設定電流 I_{opd} の計算式を以下に示します。

$$I_{opd} = \frac{1}{1 + \frac{r_1(r_2 + r_x)}{r_2 \cdot r_x}} \cdot \frac{V_{CC2}}{R_s}$$

なお、上記計算式には、トランジスタの飽和電圧は考慮されていません。

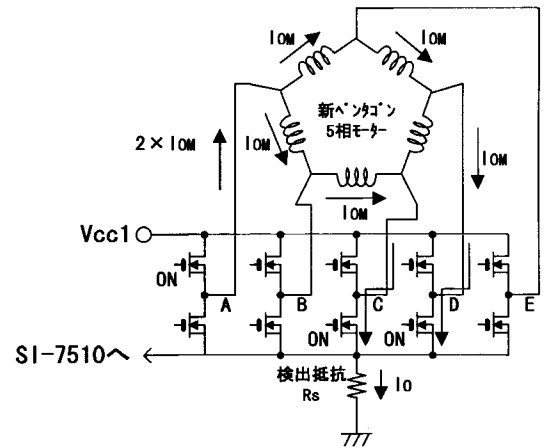


図 11.1 モーター電流経路

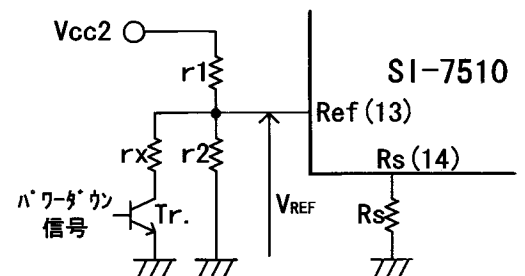


図 11.2 電流設定回

12. チョッピング動作

図 12.1 にチョッピング動作時の各端子の動作波形、図 12.2 にチョッピング動作時の電流経路を示します(実線：チョッピング ON 電流 I_{ON} 、点線：チョッピング OFF 電流 I_{OFF})。

12-1 チョッピング OFF 時間

本製品は、チョッピング動作のうちチョッピング OFF 時間を制御しています。チョッピング OFF 時間は、RC 端子に接続します R_t/C_t の時定数により決定され、RC 端子電圧が約 1.5V から約 0.5V に減少するまでの時間になります。

- ・チョッピング OFF 時間 t_{OFF} の計算式

$$t_{OFF} \approx 1.1 \times R_t \times C_t$$

$$R_t = 15 \sim 75K\Omega, C_t = 420 \sim 1100pF(\text{推奨値})$$

12-2 ブランキング時間

R_t/C_t は、ブランキング時間 t_{BRK} についても関係しております。ブランキング時間は、チョッピング動作にて OFF から ON に動作した際に発生するリングングノイズによる誤動作を防ぎます。ブランキング時間は RC 端子電圧が約 0.5V から約 1.5V に増加するまでの時間になります。RC 端子電圧が増加する際には RC 端子から約 $200\mu A$ の電流が流れ出ます。

- ・ブランク時間 t_{BRK} の計算式

$$t_{BRK} \approx C_t / (200 \times 10^{-6})$$

なお、ブランキング時間内では基準電圧より検出電圧が高くなっても電源制御回路は動作せずに常に ON 状態となります。このため C_t の定数が大きすぎると出力電流値を小さく設定しようとした際に設定値まで下がらなくなる可能性があります。また、 C_t の定数が小さすぎるとリングングノイズによる誤動作の原因になります。

12-3 チョッピング ON 時間

本製品の場合は、チョッピング ON 時間は、主電源電圧 V_{cc1} 、モーター時定数及びチョッピング OFF 時間等により決定されます。尚、モーター回転実動作時において、モーターコイルのインダクタンス成分は磁束を横切ることによって常に変化するため、チョッピング ON 時間が変動します。

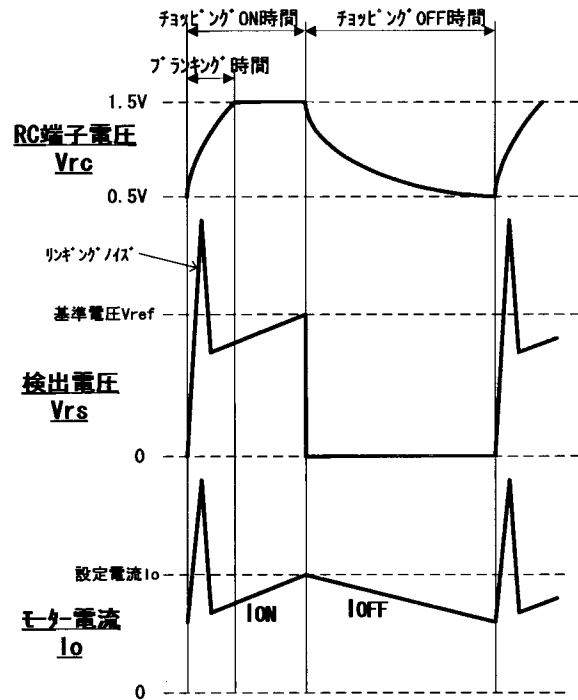


図 12.1 チョッピング動作波形

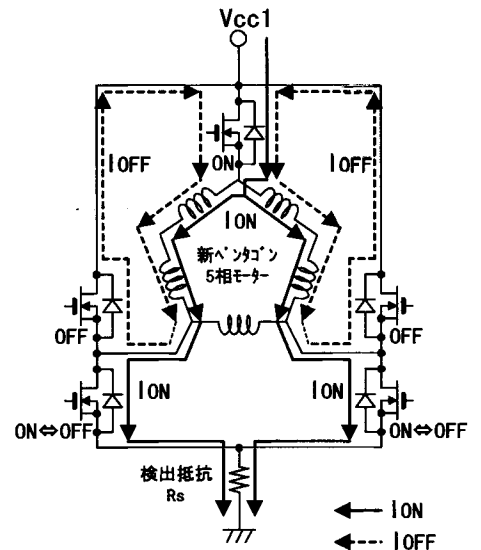


図 12.2 チョッピング電流経路

13. 出力素子(パワーMOS FET)の損失計算方法

SI - 7510 は、出力段にパワーMOS FET を接続しモーターを駆動します。

このパワーMOS FET の概略損失計算方法を以下に示します。尚、この計算方法は近似式であり実動作時のパラメータ変動等の要素は考慮されていません。このため、最終的な判断として実動作におけるパワーMOS FET の発熱を確認して下さい。

13 - 1 損失計算に必要なパラメータ

パワーMOS FET の損失を算出するには、以下のパラメータが必要になります。

- ①制御電流 I_{OM} (電流リップルの平均)
- ②励磁方式
- ③電流制御時のチョッピング時間 : t_{ON} , t_{OFF}
- ④パワーMOS FET の ON 抵抗 : $R_{DS(ON)}$
- ⑤パワーMOS FET のボディ-Di 順方向電圧 V_{SD}

ここで、④、⑤は使用されるパワー MOS FET の仕様上の最大値を使用してください。又、③は実動作にて確認が必要になります。

13 - 2 ハイサイド側 Nch MOS FET の損失

ハイサイド側 Nch MOS FET の損失は、ON 抵抗による損失とチョッピング OFF 時にボディ-Di に流れる回生電流により生じる損失があります。

ON 抵抗損失 $PH1$: $PH1 = I_{OM}^2 \times R_{DS(ON)}$, ボディ-Di 損失 $PH2$: $PH2 = I_{OM} \times V_{SD}$
これらの損失をもとに実際に使用する励磁方式により生じる 1 石あたりの損失 PH は、以下のように算出することができます。

a) 4 相励磁の場合

$$PH = (3/5) \times PH1 + (2/5) \times PH2 \times t_{OFF} / (t_{ON} + t_{OFF}) \\ = (3/5) \times I_{OM}^2 \times R_{DS(ON)} + (2/5) \times I_{OM} \times V_{SD} \times t_{OFF} / (t_{ON} + t_{OFF})$$

b) 4-5 相励磁の場合

$$PH = (7/10) \times PH1 + (2/5) \times PH2 \times t_{OFF} / (t_{ON} + t_{OFF}) \\ = (7/10) \times I_{OM}^2 \times R_{DS(ON)} + (2/5) \times I_{OM} \times V_{SD} \times t_{OFF} / (t_{ON} + t_{OFF})$$

13 - 3 ロウサイド側 Nch MOS FET の損失

ロウサイド側 Nch MOS FET の損失は、基本的に ON 抵抗による損失となります。

ON 抵抗損失 $PL1$: $PL1 = I_{OM}^2 \times R_{DS(ON)}$

これらの損失をもとに実際に使用する励磁方式により生じる 1 石あたりの損失 PH は、以下のように算出することができます。

a) 4 相励磁の場合

$$PL = (3/5) \times PL1 \times t_{ON} / (t_{ON} + t_{OFF}) = (3/5) \times I_{OM}^2 \times R_{DS(ON)} \times t_{ON} / (t_{ON} + t_{OFF})$$

b) 4-5 相励磁の場合

$$PL = (7/10) \times PL1 \times t_{ON} / (t_{ON} + t_{OFF}) = (7/10) \times I_{OM}^2 \times R_{DS(ON)} \times t_{ON} / (t_{ON} + t_{OFF})$$

13 - 4 SLA5073, SLA5074 を使用した場合の損失と放熱板の検討

出力段に弊社の SLA5073 と SLA5074 のパワー MOS FET を使用する場合、各パワー MOS FET の Total 損失は以下ようになります。

a) SLA5073 の Total 損失

SLA5073 は、ハイサイド用とロウサイド用に計 6 石(各 3 石)のパワー MOS FET が内蔵しています。

$$\text{SLA5073 の Total 損失} = 3 \times PH + 3 \times PL$$

b) SLA5074 の Total 損失

SLA5074 は、ハイサイド用とロウサイド用に計 4 石(各 2 石)のパワー MOS FET が内蔵しています。

$$\text{SLA5074 の Total 損失} = 2 \times PH + 2 \times PL$$

又、各パワー MOS FET の許容損失を以下に示します。

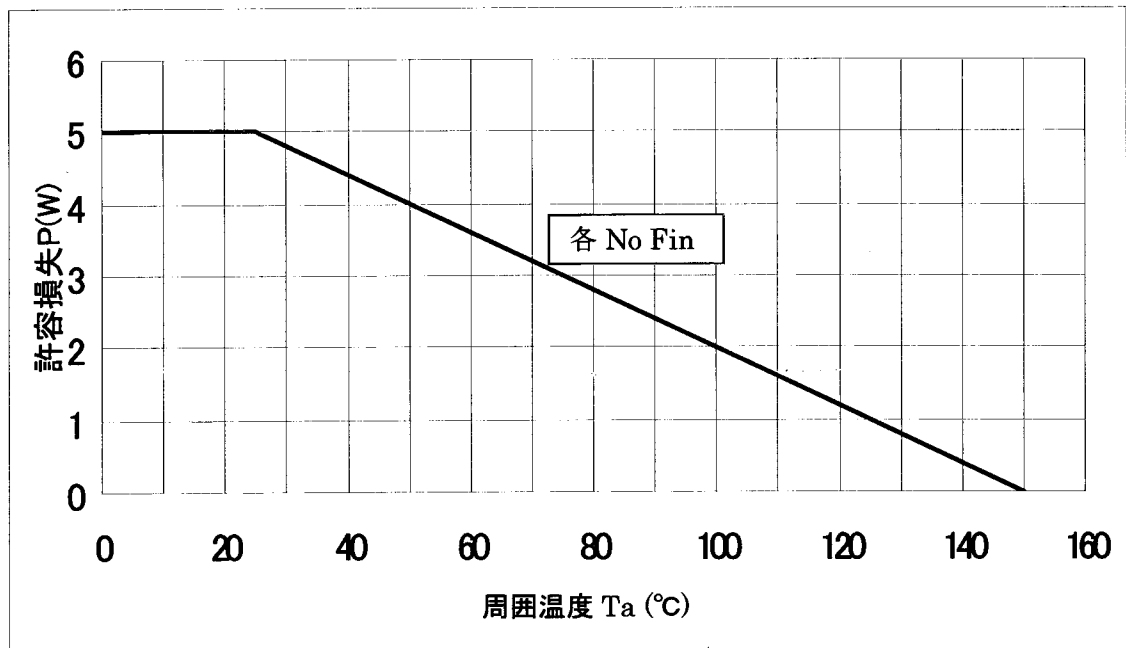
No Fin 時 SLA5073 ... 5W $\theta_{j-a}=25^{\circ}\text{C/W}$

 SLA5074 ... 4.8W $\theta_{j-a}=26^{\circ}\text{C/W}$

無限大放熱板使用時 SLA5073 ... 30W $\theta_{j-c}=4.17^{\circ}\text{C/W}$

 SLA5074 ... 25W $\theta_{j-a}=5^{\circ}\text{C/W}$

算出した損失と許容損失及び下記の限定各図を参考に放熱板を選定して下さい。



SLA5073, SLA5074 の放熱板を決定する際は、必ず実動作にて製品の温度を確認して下さい。上記、損失の算出値は近似値であるため誤差が含まれております。なお、最悪条件において SLA5073, SLA5074 の裏面 AlFin 温度が 100°C 以下になるように放熱板を選定して下さい。

SLA5073, SLA5074 の詳細な内容については、各製品仕様書を参照して下さい。